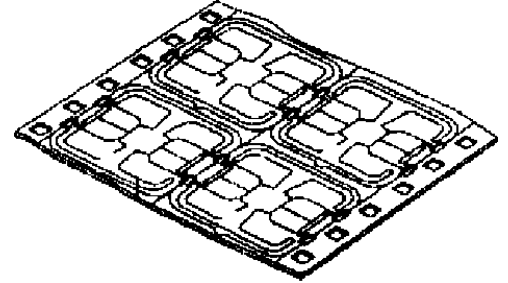


---

**Микросхема интеллектуального 256-байтового СППЗУ с функцией защиты записи и программируемым секретным кодом (ПСК).****Основные характеристики**

- 256 x 8 - организация СППЗУ;  
Байт - ориентированная адресация;  
Защита записи первых 32 байт;
- 32 бита памяти защиты;
- Двухпроводный I2C протокол обмена;
- Ответ на сброс по стандарту ISO 7816-3;
- Время программирования 2.5мс на байт (для стирания и для записи);
- Как минимум 104 циклов стирания / записи;
- Время хранения информации - 10 лет;
- Конфигурация контактных площадок и I2C - последовательный интерфейс в соответствии со стандартом ISO 7816;
- Данные могут быть изменены только после ввода правильного 3-байтового программируемого секретного кода (ПСК);

**Таблица 1. Назначение контактных площадок ИС**

КП	Обозначение	Функция
1	I/O	Двухнаправленная линия данных (открытый сток)
2	CLK	Вход синхронизации
3	RST	Сброс
4	UCC	Напряжение питания
5	GND	Общий
6	TEST	Тестовый вывод (не разваривается)

IZE4442 производится в виде модуля для пластиковых карточек и кристаллов на пластине для разварки заказчиком.

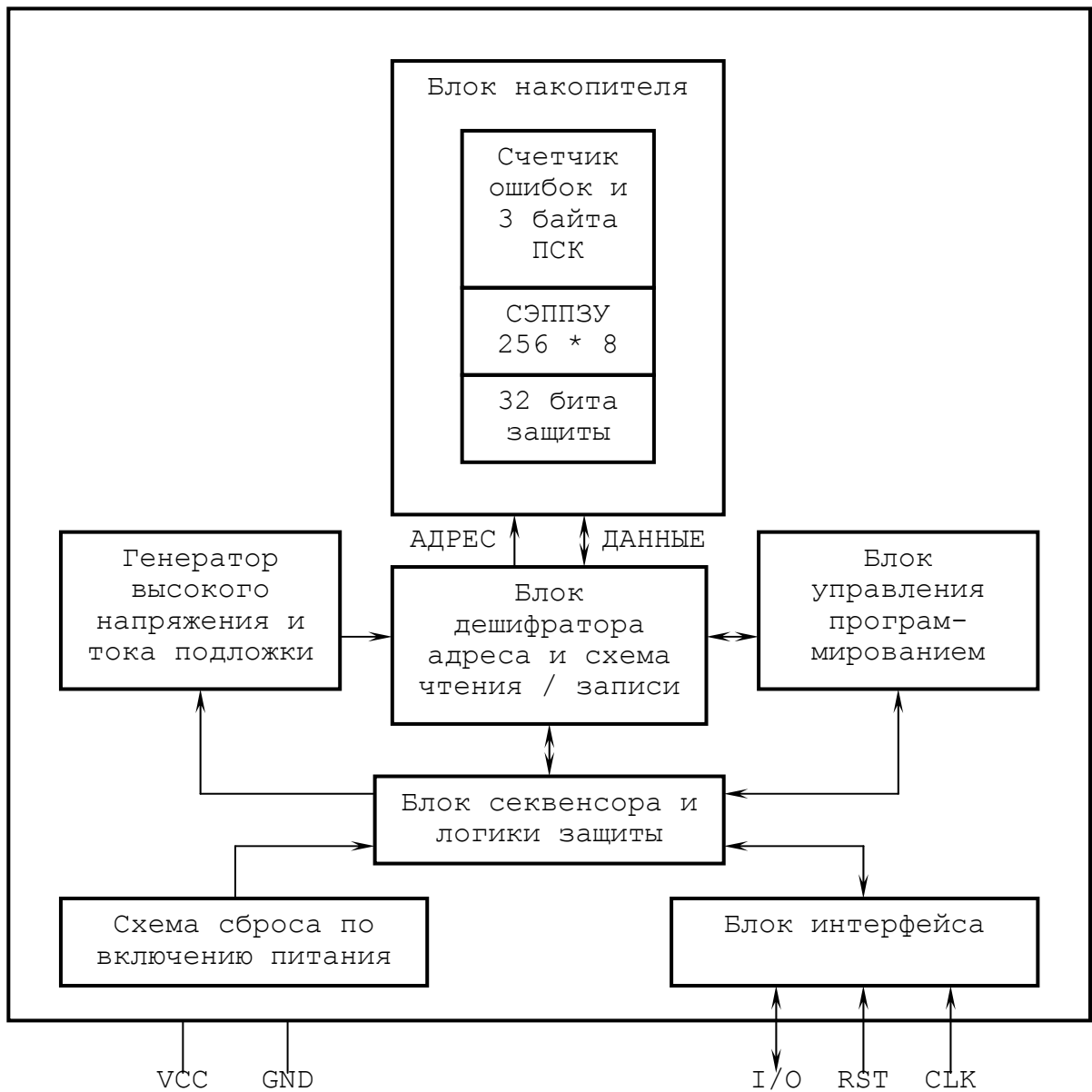
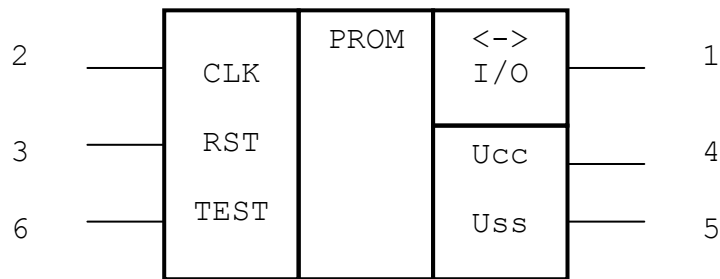
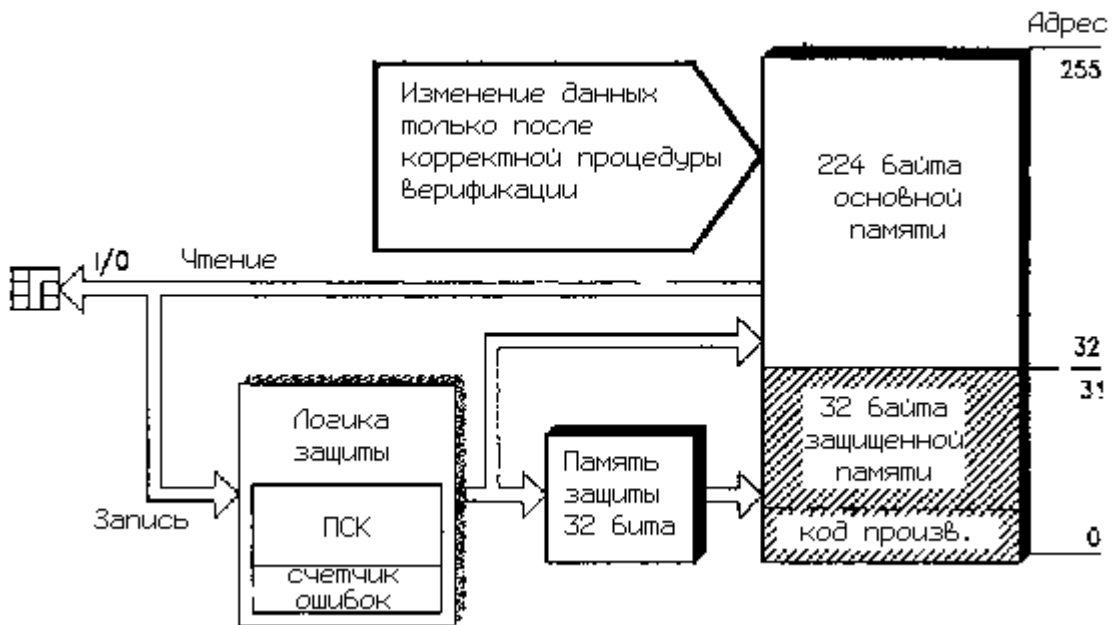


Рисунок 1. Блок-схема ИС.



**Рисунок 2. Условное графическое обозначение ИС.**

**Обзор памяти**



**Рисунок 3. Обзор Памяти.**

IZE4442 состоит из 256 байт памяти СППЗУ и 32 бит памяти защиты с функциональными возможностями ППЗУ. Память ИС стирается и пишется побайтно. При стирании, все 8 битов байта данных равны логической единице, а при записи информации записываемые биты данных равны логическому нулю. Обычно изменение данных состоит из процедуры стирания и записи, это зависит от содержания байта данных СППЗУ в основной памяти и нового байта данных. Если ни один из 8 битов в адресованном байте не требует перехода из нуля в единицу стирание не производится. Запись в свою очередь не будет произведена в случае отсутствия переходов из единицы в ноль. Операции записи и стирания требуют по крайней мере 2.5мс каждая. Любой из первых 32 байтов может быть необратимо защищен против изменения данных записью соответствующего бита в памяти защиты. Каждый байт данных в этом адресном пространстве (00h - 20h)

соответствует одному биту памяти защиты и имеет аналогичный адрес. Однажды записанный бит защиты не может быть стерт. Дополнительно к вышеупомянутым функциям IZE4442 обеспечивает логику защиты которая управляет доступом к стиранию / записи памяти СППЗУ. Для этой цели IZE4442 содержит 4-байтовую память защиты состоящую из 3-х бит счетчика ошибок (биты 0, 1, 2) и 3-х байт Программируемого Секретного Кода (ПСК).

После включения питания область основной памяти может только читаться, и только после успешного сравнения данных ПСК с внутренними данными памяти защиты появляется возможность осуществлять операции стирания / записи вплоть до отключения питания ИС. После трех неудачных попыток счетчик ошибок блокируется и на всегда запрещает операции ввода ПСК, и следовательно любую возможность стирания / записи.

### **Протокол передачи данных**

Протокол передачи данных - двухпроводной протокол передачи в соответствии со стандартом I2C. Все изменения данных при вводе - выводе инициализированы падающим фронтом на CLK.

Протокол передачи данных состоит из 4 режимов:

- Сброс и Ответ на сброс;
- Командный режим;
- Режим вывода данных;
- Режим обработки.

Примечание: площадка I/O - открытый сток и следовательно требует внешнего резистора на питание, для обеспечения высокого логического уровня.

### **Сброс и ответ на сброс**

Ответ на сброс происходит согласно стандарту ISO 7816-3. Сброс может быть подан в любое время в течение работы. После сброса в течении 32-х синхронизирующих импульсов на линию I/O, считывается содержимое первых 4 байт СППЗУ. 33-ий синхронизирующий импульс переводит линию I/O в высоко - импедансное Z - состояние и заканчивает процедуру.

Таблица 2. Ответ на сброс.

Байт 1	Байт 2	Байт 3	Байт 4
DO7 ... DO0	DO15 ... DO8	DO23 ... DO16	DO31 ... DO24

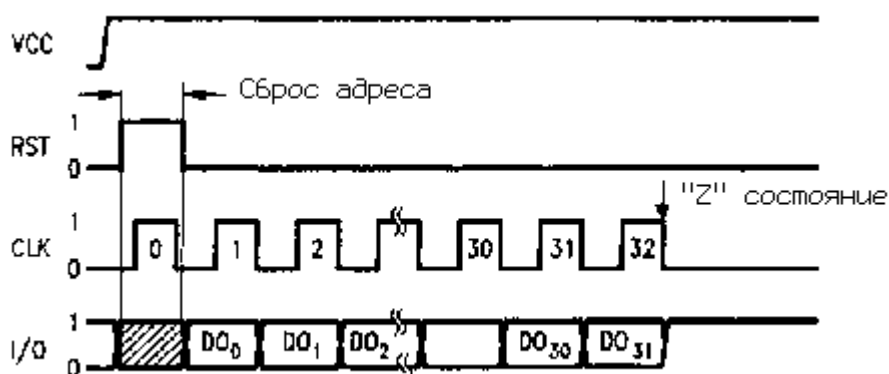


Рисунок 4. Сброс и ответ на сброс.

### Операционные режимы

#### Режим ввода команды

После Ответа на сброс микросхема переходит в режим ожидания команды. Каждая команда начинается со старт - состояния, включает вход команды длиной 3 байта, сопровождаемых дополнительным синхронизирующим импульсом и заканчивается стоп - состоянием.

- Старт - состояние: Падающий фронт на линии I/O в течении высокого уровня на входе CLK.
- Стоп - состояние: Нарастающий фронт на линии I/O в течении высокого уровня на входе CLK.

После приема команды возможны два режима:

- Режим выдачи данных (для чтения);
- Режим обработки (для операций стирания и записи).

#### Режим выдачи данных

В этом режиме ИС выдает данные на линию I/O. Первый бит становится доступным на линии I/O после первого падающего фронта на CLK. После последнего информационного разряда дополнительный синхронизирующий импульс необходим, чтобы установить линию I/O в высоко - импедансное Z - состояние и переводит ИС в режим ожидания новой команды. В течение режима выдачи данных старт - и стоп - состояния не воспринимаются ИС.

**Режим обработки**

В этом режиме ИС производит внутреннюю обработку. ИС должна быть непрерывно синхронизирована, до тех пор пока линия I/O (находящаяся в состоянии логического нуля после первого падающего фронта CLK) не перейдет в высоко - импедансное Z - состояние. Любые старт - и стоп - состояния в течение режима не воспринимаются ИС.

Примечание: Линия RST находится в состоянии логического нуля в течение режимов, упомянутых выше. Если линия RST установлена в состояние логической единицы в течение низкого уровня на входе CLK, любая команда будет прервана, и линия I/O перейдет в высоко - импедансное Z - состояние.

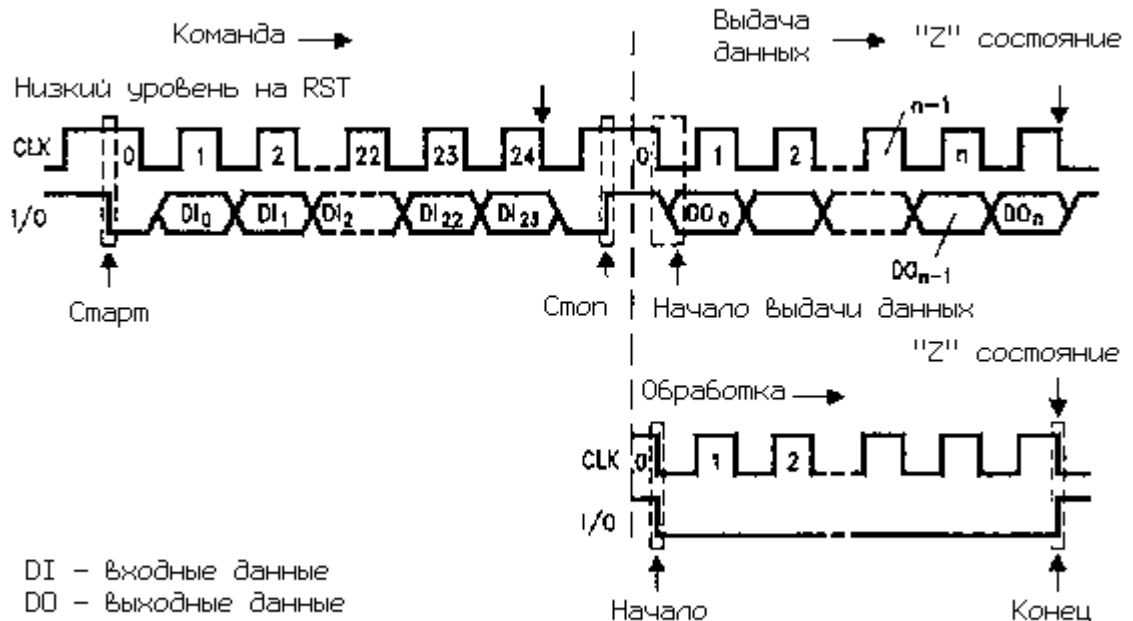


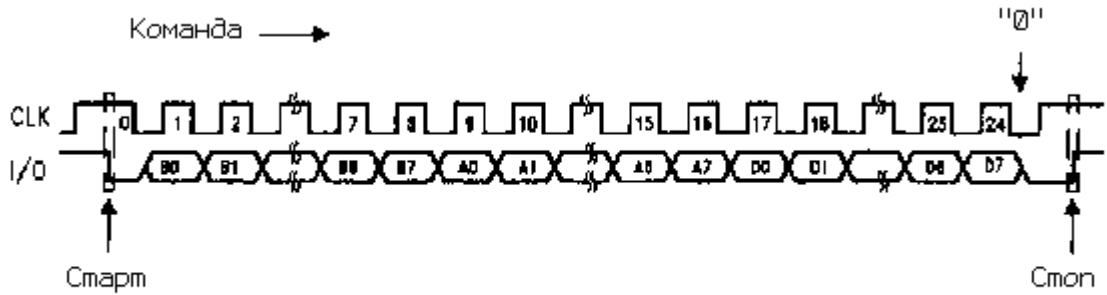
Рисунок 5. Режимы работы.

**Команды**

Каждая команда состоит из трех байт:

**Таблица 3. Формат команды.**

Управление								Адрес								Данные							
B7	B6	B5	B4	B3	B2	B1	B0	A7	A6	A5	A4	A3	A2	A1	A0	D7	D6	D5	D4	D3	D2	D1	D0



**Рисунок 6 Режим ввода команды.**

IZE4442 обеспечивает 7 команд, которые перечислены в таблице 4.

**Таблица 4**

Управление								Адрес	Данные	Команда
B7	B6	B5	B4	B3	B2	B1	B0	A7 - A0	D7 - D0	
0	0	1	1	0	0	0	0	Адрес	-	ЧТЕНИЕ ОСНОВНОЙ ПАМЯТИ
0	0	1	1	1	0	0	0	Адрес	Данные	МОДИФИКАЦИЯ ОСНОВНОЙ ПАМЯТИ
0	0	1	1	0	1	0	0	-	-	ЧТЕНИЕ ПАМЯТИ ЗАЩИТЫ
0	0	1	1	1	1	0	0	Адрес	Данные	ЗАПИСЬ ПАМЯТИ ЗАЩИТЫ
0	0	1	1	0	0	0	1	-	-	ЧТЕНИЕ СЕКРЕТНОЙ ПАМЯТИ
0	0	1	1	1	0	0	1	Адрес	Данные	МОДИФИКАЦИЯ СЕКРЕТНОЙ ПАМЯТИ
0	0	1	1	0	0	1	1	Адрес	Данные	ВЕРИФИКАЦИЯ ПСК

**Чтение основной памяти**

Команда выводит содержимое оперативной памяти (младшим битом вперед) начиная с указанного адреса (ADDR = 0 ... 255) и до конца памяти (ADDR = 255). Число синхронизирующих импульсов -  $m = (256 - ADDR) \times 8 + 1$ . Чтение основной памяти всегда разрешено.

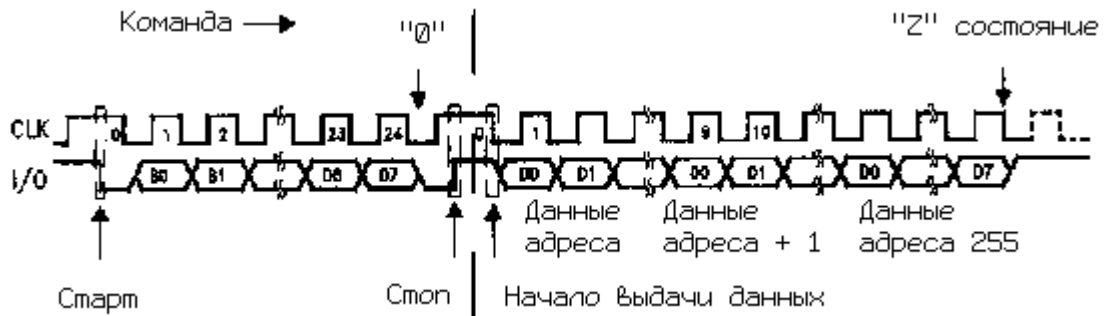


Рисунок 7 Чтение основной памяти.

### Чтение памяти защиты

Команда выдает 32 бита памяти защиты и переводит линию I/O в высоко – импедансное состояние через 1 дополнительный такт. Чтение памяти защиты всегда разрешено, и указывает защищенные от изменения байты данных основной памяти.

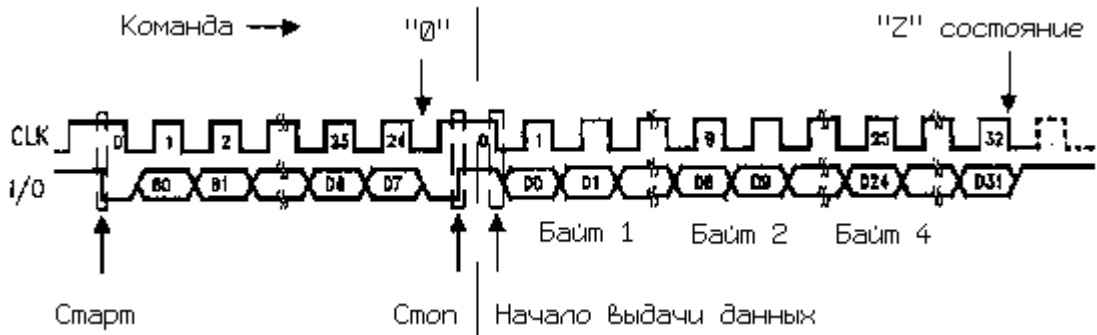


Рисунок 8 Чтение памяти защиты.

### Модификация основной памяти

Команда записывает в адресованный байт СППЗУ передаваемый байт данных. В зависимости от старых и новых данных, возможна одна из следующих последовательностей:

- Стирание и запись (5 MS) (255 синхронизирующих импульсов);
- Записать без стирания (2.5 MS) (124 синхронизирующих импульса);
- Стирание без записи (2.5 MS) (124 синхронизирующих импульса).

Примечание: Все времена приведены для частоты 50 кГц.

Если адресованный байт защищен от изменений (установлен соответствующий бит защиты) линия I/O переходит в высокоимпедансное Z – состояние через 2 такта CLK.



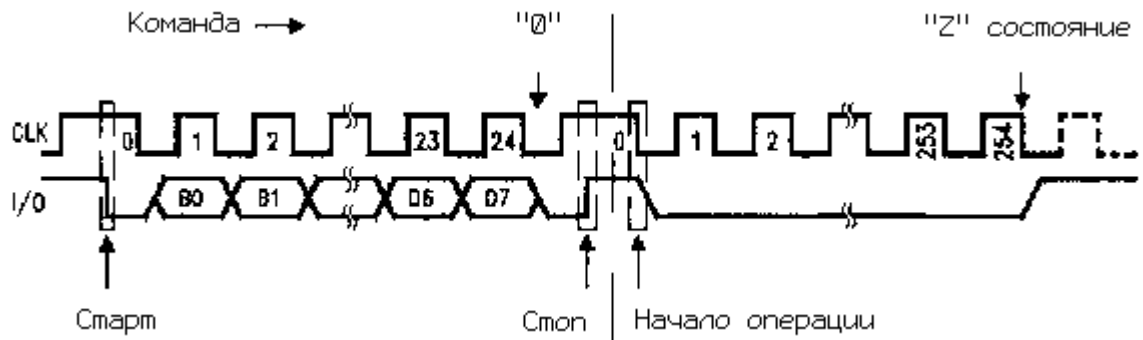


Рисунок 9 Стирание и запись основной памяти.

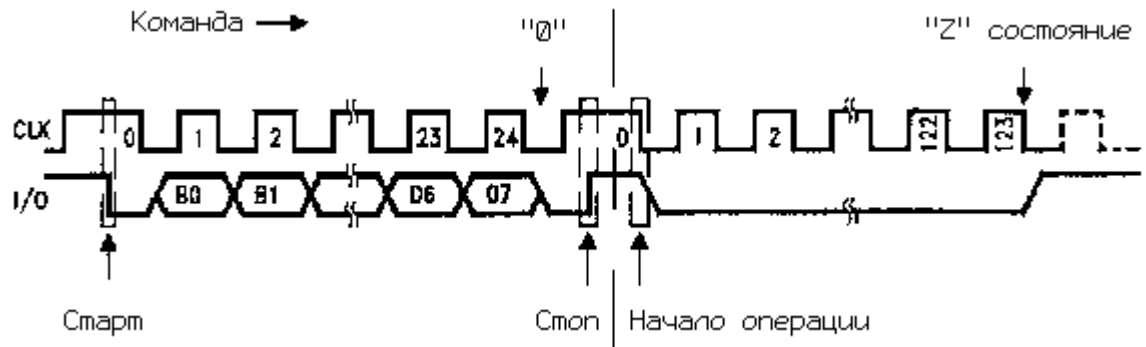


Рисунок 10 Стирание или запись основной памяти.

### **Запись памяти защиты**

Выполнение этой команды содержит сравнение введенного байта данных с соответствующим байтом СПЗУ. В случае их соответствия бит защиты соответствующего байта будет записан. Если сравнение данных приводит к несоответствию данных, бит защиты не будет записан. Времена выполнения аналогичны команде “модификация основной памяти”.

### **Чтение секретной памяти**

Подобно команде чтения памяти защиты эта команда выводит 4 байта секретной памяти. Без успешной верификации ПСК байты ПСК выводятся нулями.

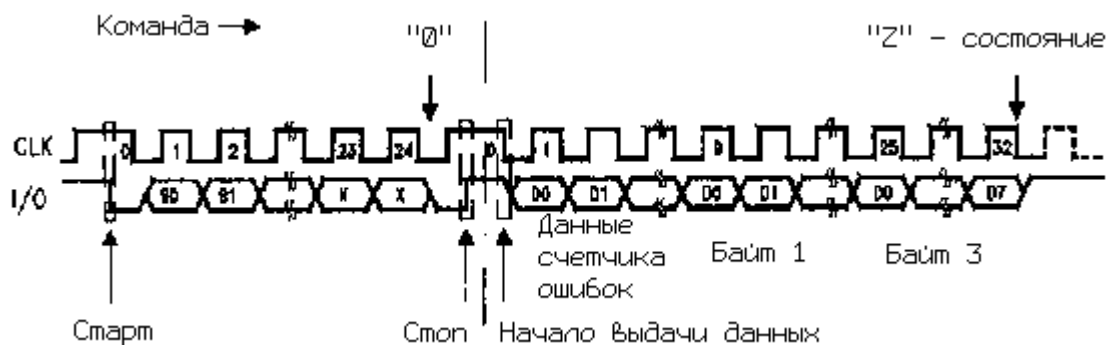


Рисунок 11 Чтение секретной памяти

### Модификация секретной памяти

Команда может быть выполнена только после проведения процедуры верификации ПСК. Иначе возможна только операция записи счетчика ошибок. Времена выполнения аналогичны команде “модификация основной памяти”.

### Верификация ПСК

Эта команда может быть выполнена только в комбинации с процедурой модификации счетчика ошибок. Команда сравнивает один байт введенного байта данных ПСК с соответствующим байтом ПСК из ЭППЗУ.

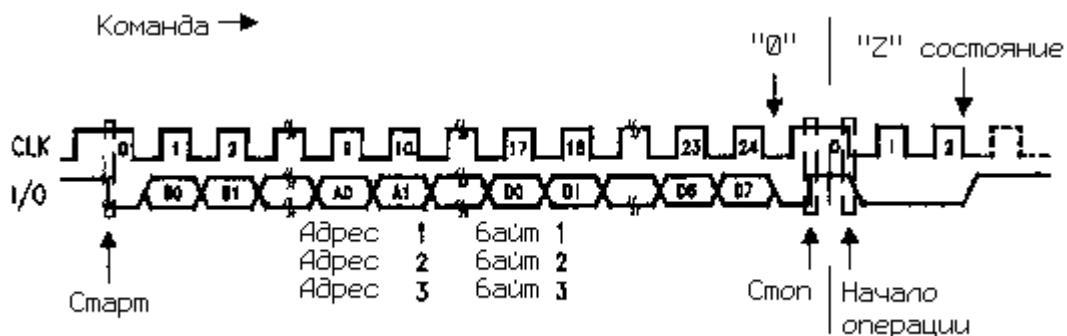


Рисунок 12 Верификация ПСК

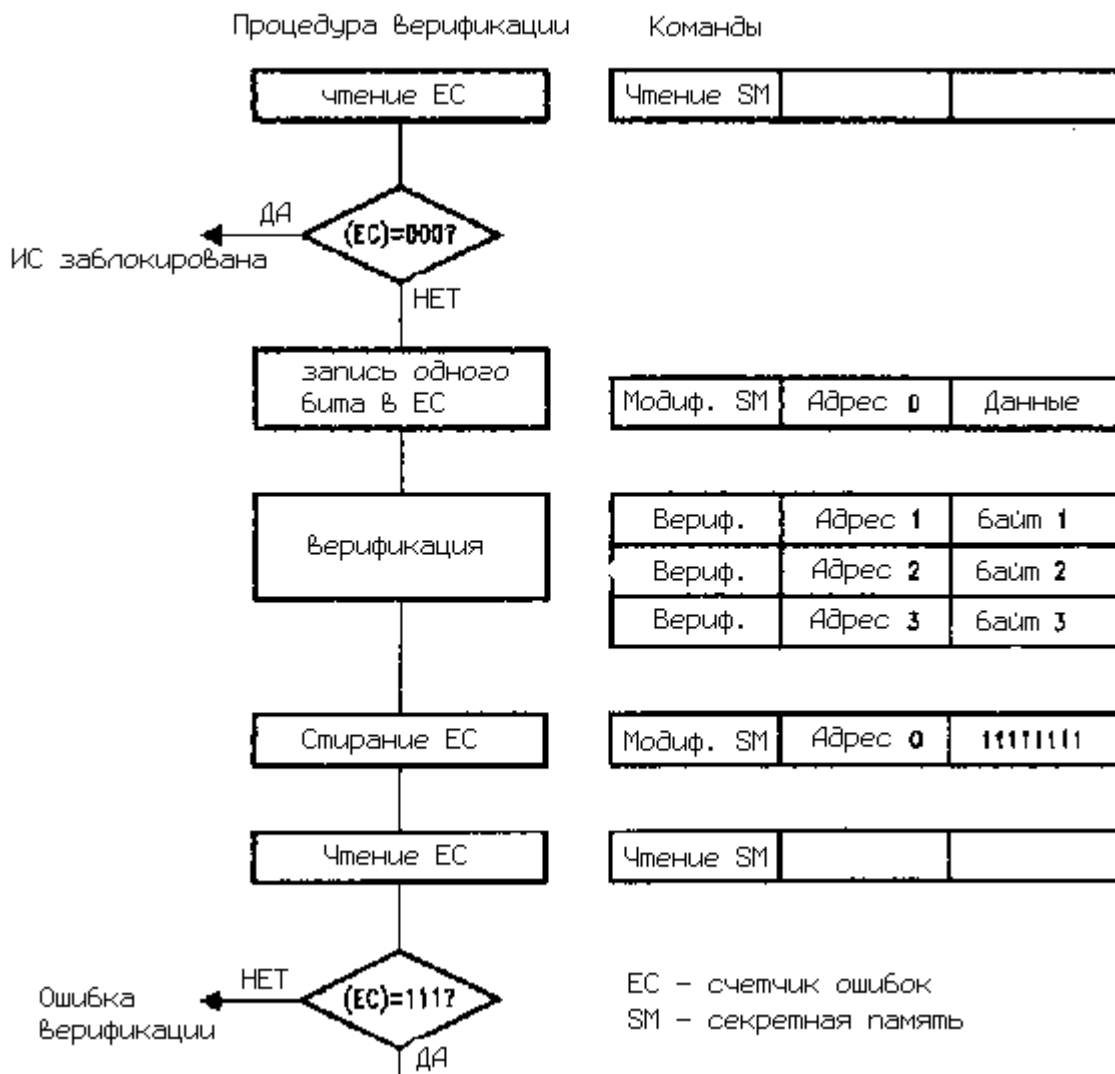
### Процедура верификации ПСК

ИС IZE4442 требует корректной проверки Программируемого Секретного Кода (ПСК) в случае необходимости изменения данных.

**ВНИМАНИЕ!** Следующая процедура должна быть выполнена точно как описано, любое отклонение приведет к отказу ИС, и невозможности проведения операций стирания / записи.

В начале любой единичный бит счетчика ошибок должен быть записан "0" командой “запись секретной памяти” (см. рисунок 11), далее следуют три команды “верификация ПСК” с адресами 1, 2 и 3 соответственно. Успешное завершение процедуры может быть проверено путем стирания счетчика ошибок. После

успешной верификации ПСК возможна модификация всех ячеек памяти ИС за исключением защищенных ячеек в младшей области памяти. В случае ошибки процедура может быть повторена, пока есть единичные биты в счетчике ошибок (всего 3 бита - итого 3 попытки). При поставке микросхем ПСК программируется в соответствии с индивидуальным соглашением с заказчиком либо равен 0x0FFFFFFF (стертое состояние ячеек ПСК). Знание этого кода необходимо для изменения данных ИС.



**Рисунок 13 Процедура верификации ПСК**

**Сброс по включению питания**

После подачи рабочего напряжения, линия I/O переходит в высокоимпедансное Z – состояние. Чтение любого адреса или Ответ на сброс должны быть выполнены прежде любой модификации данных ИС.

**Прерывание**

В случае установки линии RST в высокий уровень во время низкого уровня на входе CLK, любая команда прерывается, и ИС переходит в режим ожидания ввода команды. Минимальная продолжительность единичного импульса = 5нс.

**Отказы**

В случае одного из следующих отказов, линия I/O переходит в высокоимпедансное Z – состояние максимум после 8 синхронизирующих импульсов.

**Возможные отказы:**

- Неудачное сравнение (в случае установки бит защиты);
- Неправильная команда;
- Попытка модификации защищенных байт;
- Попытка модификации байтов ПСК без проведения корректной процедуры ПСК;
- Попытка стирания счетчика ошибок без проведения корректной процедуры ПСК;

**Программирование ИС**

В байты основной памяти с адресами 0 – 31 может быть записана информация заказчика с последующей защитой для исключения мошенничества и неправильного употребления ИС. В противном случае ИС поставляются в стертом состоянии (все единицы) и заказчик сам программирует необходимые ему байты.

**ВНИМАНИЕ:** В случае отсутствия информации в соответствии со стандартом ISO 7816-3 в первых 4-х байтах, ИС не будет воспринята некоторыми серийными программаторами с автоопределением типа ИС.

**Таблица 5. Байты протокола для ИС согласно стандарта ISO 7816-3.**

Тип Протокола								Параметр Протокола								Индикатор Класса								Данные							
H1								H2								H3								H4							
V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V	V
8	7	6	5	4	3	2	1	8	7	6	5	4	3	2	1	8	7	6	5	4	3	2	1	8	7	6	5	4	3	2	1
1	0	1	0	0	0	1	0	0	0	0	1	0	0	1	1	0	0	0	1	0	0	0	0	1	0	0	1	0	0	0	1

**Электрические характеристики**

**Таблица 6. Статические параметры.**

Параметр	Символ	Значение		Единица	Прим.
		Мин.	макс.		
Напряжение питания	V <sub>CC</sub>	4.75	5.25	В	-
Ток потребления	I <sub>CC</sub>	-	10	мА	V <sub>CC</sub> = 5V
Температура окружающего воздуха	T <sub>A</sub>	-10	70	°C	-
Входное напряжение высокого уровня (I/O, CLK, RST)	V <sub>IH</sub>	3.5	V <sub>CC</sub>	В	-
Входное напряжение низкого уровня (I/O, CLK, RST)	V <sub>IL</sub>	0	0.8	В	-
Входной ток высокого уровня (I/O, CLK, RST)	I <sub>IH</sub>	-	50	мкА	V <sub>IH</sub> = 5В
Выходной ток низкого уровня I/O	I <sub>OL</sub>	1	-	мА	V <sub>OL</sub> = 0.4В, открытый сток
Выходной ток высокого уровня I/O	I <sub>OH</sub>	-	50	мкА	V <sub>OH</sub> = 5В, открытый сток
Входная емкость	C <sub>I</sub>		10	пФ	

**Таблица 7. Предельные и предельно – допустимые параметры.**

Наименование параметра, единица измерения	Буквенное обозначение параметра	Норма			
		Предельно допустимая		Предельная	
		не менее	не более	не менее	не более
Напряжение питания, В	V <sub>CC</sub>	4,75	5,25	-0,3	6,0
Входное напряжение Высокого уровня, В	V <sub>IH</sub>	3,5	V <sub>CC</sub>	-	6,0
Входное напряжение Низкого уровня, В	V <sub>IL</sub>	0	0,8	-0,3	-
Температурный Диапазон, °C	T	-10	+70	-40	+125

Примечание: Превышение предельного режима может вызывать необратимое повреждение прибора и оказывает влияние на его надежность.

**Таблица 8. Динамические параметры.**

Параметр, единица измерения	Символ	Значение	
		Мин.	Макс.
1	2	3	4
Время установки CLK от RST высокого (сброс), мкс	t <sub>10</sub>	4	-
Время удержания RST от CLK низкого уровня (сброс), мкс	t <sub>11</sub>	4	-
Время удержания RST высоким (сброс), мкс	t <sub>12</sub>	20	-
Время установки данных от RST Низкого, мкс	t <sub>13</sub>	-	2.5
Время установки CLK от RST Низкого, мкс	t <sub>14</sub>	4	-
Тактовая частота, кГц	f <sub>clk</sub>	7	50
Время фронта нарастания (CLK), мкс	t <sub>r</sub>	-	1
Время фронта спада (CLK), мкс	t <sub>f</sub>	-	1
CLK высокий уровень, мкс	t <sub>15</sub>	9	-
CLK низкий уровень, мкс	t <sub>16</sub>	9	-
Время установки (D/CLK), мкс	t <sub>17</sub>	-	2.5
Время RST высокий (break), мкс	t <sub>18</sub>	5	-
RST высокий до I/O Z (break), мкс	t <sub>19</sub>	2.5	-
Время I/O высокий (старт), мкс	t <sub>1</sub>	10	-
Время удержания CLK в высоком Уровне до I/O, мкс	t <sub>2</sub>	4	-
Время удержания I/O в низком Уровне до CLK (старт), мкс	t <sub>3</sub>	4	-

Продолжение таблицы 8.

1	2	3	4
Время установки I/O до CLK Высокого уровня	t4	1	-
Время удержания I/O от перехода CLK в низкий уровень	t5	1	-
CLK в высоком уровне до I/O (стоп состояние), мкс	t6	4	-
Вывод данных на I/O от CLK Низкого уровня, мкс	t7	-	2.5
I/O низкий уровень от CLK Низкого уровня, в режиме записи и/или стирания, мкс	t8	-	2.5
I/O высокий уровень от CLK Низкого уровня, в режиме записи и/или стирания, мкс	t9	-	2.5
Время цикла стирания (fCLK =50 кГц), мс	ter	2.5	-
Время цикла записи (fCLK =50 кГц), мс	twr	2.5	-
Длительность сброса по включению питания, мкс	tpor	-	100

Временные диаграммы

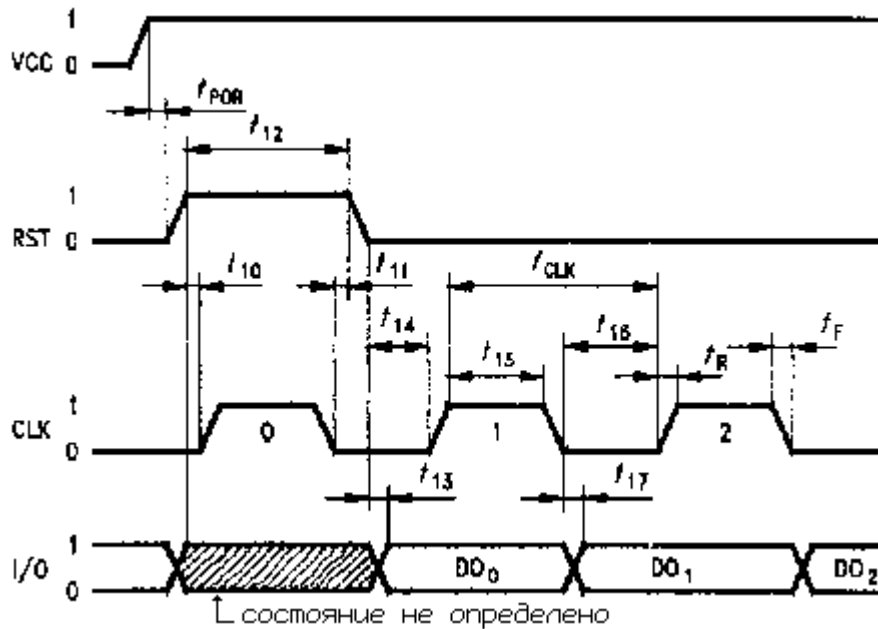


Рисунок 14 Сброс и ответ на сброс.

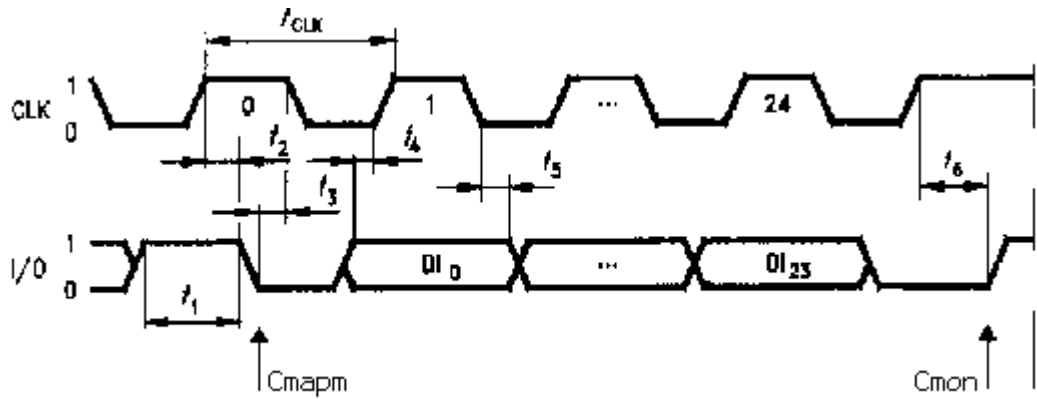


Рисунок 15 Режим команд.

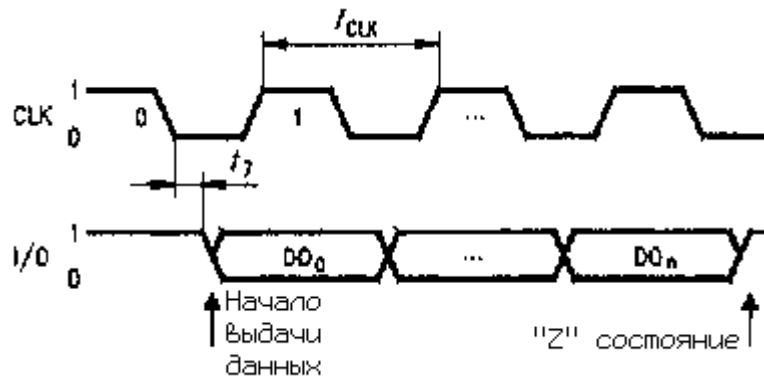


Рисунок 16 Режим выдачи данных.

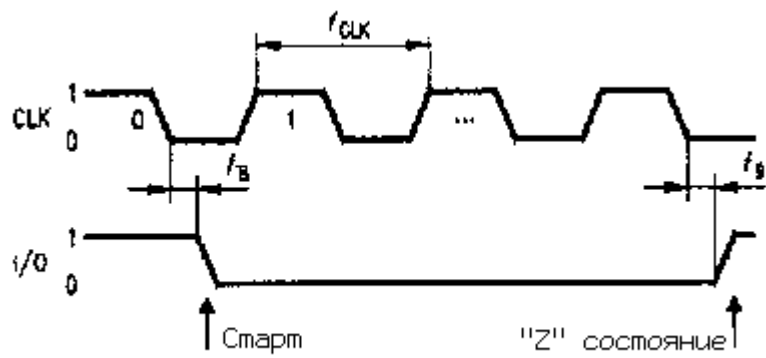


Рисунок 17 Режим обработки.

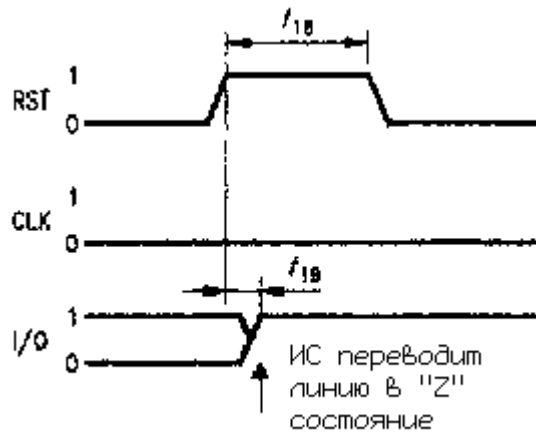


Рисунок 18 Прерывание.

Габариты

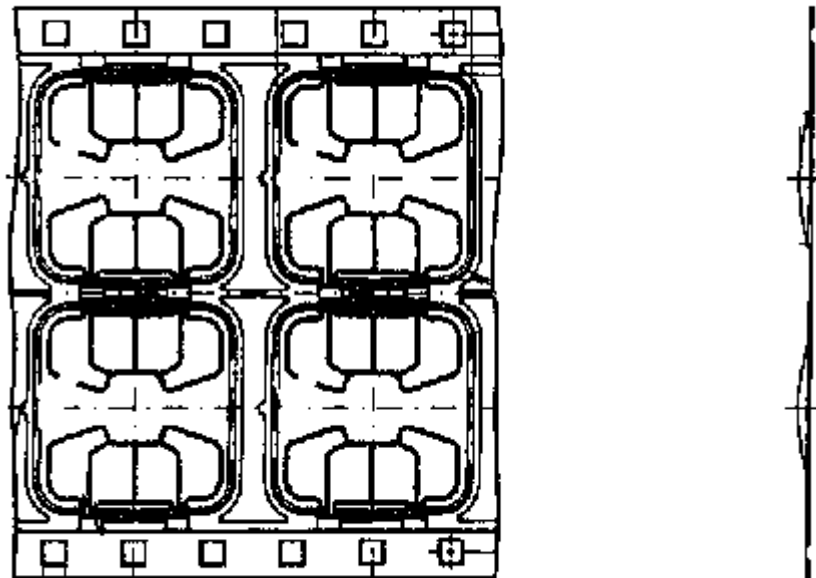


Рисунок 19. Лента с модулями ИС.

- Диаметр полупроводниковой пластины: 150 мм;
- Размер кристалла:  $1910 \pm 30 \times 1930 \pm 30$  мкм<sup>2</sup>;
- Скрайберная линия: 140 мкм;
- Толщина кристалла:  $180 \pm 20$  мкм;
- Размер контактных площадок 1 - 5:  $120 \times 120$  мкм<sup>2</sup>;
- Размер контактной площадки 6:  $110 \times 110$  мкм<sup>2</sup>.



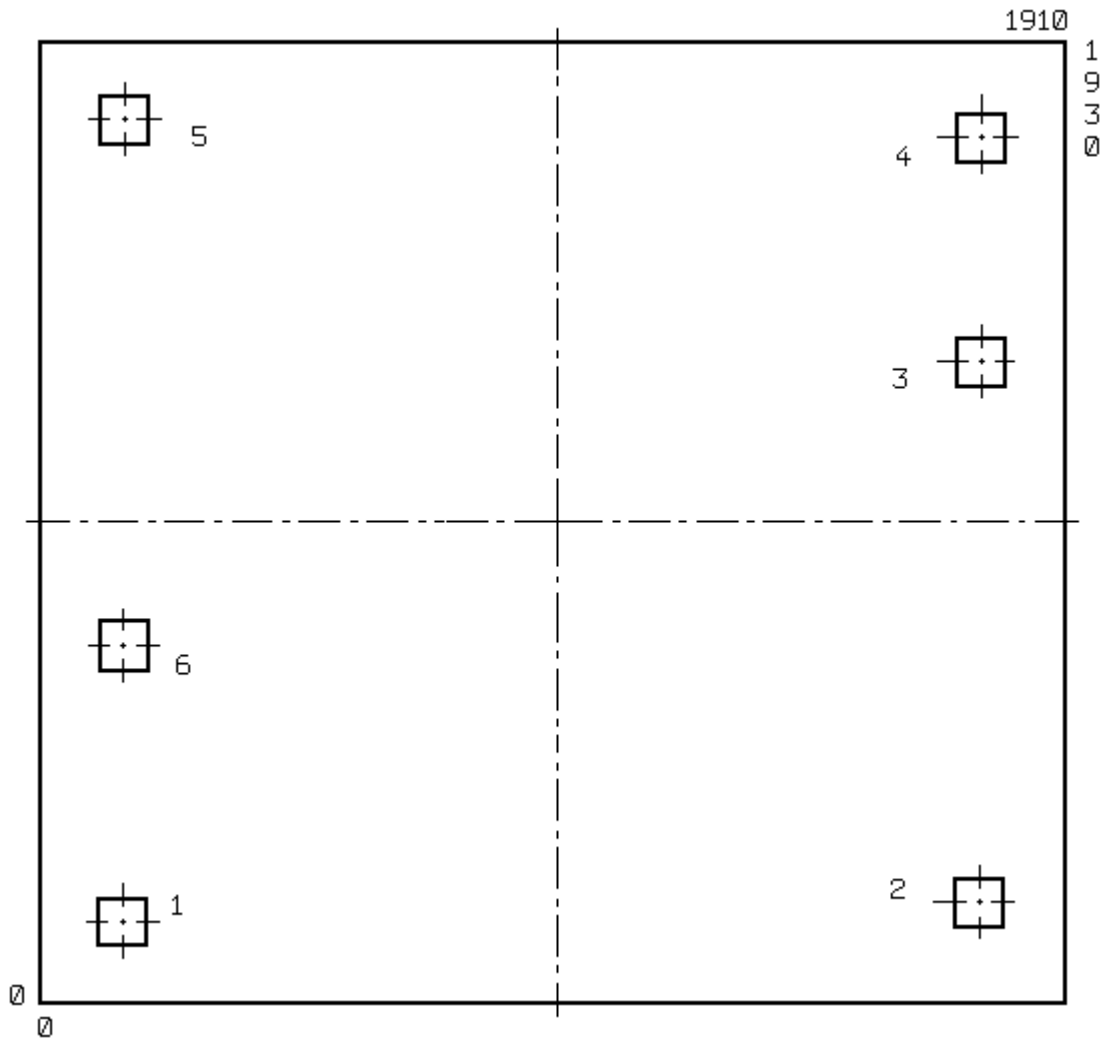


Рисунок 20. План кристалла.

Таблица 9. Координаты контактных площадок.

КП	Обозначение	Координаты	
		X	Y
1	I/O	143	146
2	CLK	1650.5	194.5
3	RST	1655	1211
4	UCC	1655	1618
5	GND	138	1682
6	TEST	139.5	692.5